

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-001194

(43)Date of publication of application : 07.01.1986

(51)Int.Cl.

H04Q 3/52
H04Q 11/04

(21)Application number : 59-107516

(71)Applicant : FUJITSU LTD

(22)Date of filing : 29.05.1984

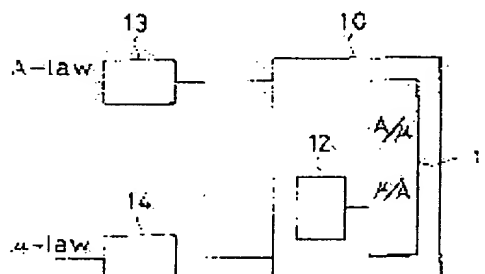
(72)Inventor : TAKAHASHI ATSUHISA
NARA TAKASHI
MURAYAMA MASAMI
TAKECHI HIROAKI

(54) DIGITAL CHANNEL EQUIPMENT

(57)Abstract:

PURPOSE: To attain converting control between converting rules of voice and data by storing conversion and attenuation data between digitizing conversion rules of different analog signals and giving a command of stored data at each time slot on an outgoing highway to simplify the constitution of equipment.

CONSTITUTION: A digital exchange 10 applying exchange processing to both A law and μ -law PCM signals is used and the exchange 10 is provided with a digital pad 11 and a control memory 12 controlling the conversion between the A and L law corresponding to the time slot. An A-law digital terminal 13 and a μ -law digital terminal 14 are connected to the exchange 10, the pad 11 consists of ROMs and conversion data converting conversion rules is stored. Then control data is written in the memory 12 corresponding to time slot and the storage area of the conversion data of the pad 11 controlling conversion/non-conversion between conversion rules is designated by using the read control data and the conversion between the conversion rules is attained in the unit of time slot conducting time division exchange.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A)

昭61-1194

⑬ Int.Cl.

H 04 Q 3/52
11/04

識別記号

101

庁内整理番号

8125-5K
7459-5K

⑭ 公開 昭和61年(1986)1月7日

審査請求 有 発明の数 1 (全7頁)

⑮ 発明の名称 デジタル通話路装置

⑯ 特 願 昭59-107516

⑰ 出 願 昭59(1984)5月29日

⑱ 発 明 者	高 橋 淳 久	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 発 明 者	奈 良 隆	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 発 明 者	村 山 雅 美	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 発 明 者	武 市 博 明	川崎市中原区上小田中1015番地	富士通株式会社内
⑰ 出 願 人	富士通株式会社	川崎市中原区上小田中1015番地	
⑰ 代 理 人	弁理士 柏谷 昭司	外1名	

明 細 書

1 発明の名称 デジタル通話路装置

2 特許請求の範囲

時分割交換を行うデジタル通話路装置に於いて、異なる2種のアナログ信号のデジタル化変換規則間の変換データ及び減衰データを記憶したデジタルパッドと、該デジタルパッドによる変換規則間の変換或いは減衰量を出ハイウェイ上のタイムスロット毎に指示する制御メモリとを設けたことを特徴とするデジタル通話路装置。

3 発明の詳細な説明

発明の技術分野

本発明は、デジタル交換機において、異なるPCM符号変換規則の相互変換を経済的に行うデジタル通話路装置に関するものである。

従来技術と問題点

デジタル交換機は、音声信号をデジタル化して時分割交換を行うものであり、データも含めて交換処理することも可能である。又音声信号をデジタル化する為の変換規則としては、CCIT

T勧告のG711によるAロー(A-law)とμロー(μ-law)とが知られている。それぞれの交換規則によりPCM符号化された信号間では相互の互換性がないので、Aロー変換規則の地域とμロー変換規則の地域とが接して交換網を形成している場合に、それらの地域間で変換規則間の交換を行う必要が生じることになる。

このような変換規則間の交換を行う為に、例えば、第6図に示すように、専用の変換装置1を任意の位置に設けることが考えられる。通常Aローは、2Mb/sであるから4回線を収容して、合計120チャンネルとし、μローは、1.5Mb/sであるから5回線を収容して、合計120チャンネルとし、Aローとμローとの相互変換を行うものであって、回線数に従って変換装置1の設置台数が決まることになる。従って、回線数によっては不経済な構成となる場合があり、又チャンネル毎に変換を無効化することができないので、ビット透過性を必要とするデータ、即ちAローやμローに従った交換を行う必要のないデータを、Aロー地域

BEST AVAILABLE COPY

と μ ロー地域との間で転送することが不可能である欠点があった。

又第7図は、 μ ローの通話路スイッチを有するデジタル交換機4に於いて、Aローのデジタルターミナル(DT)2とデジタル交換機4との間に変換装置(A/ μ)3を設けて、Aローと μ ローとの相互変換を行い、 μ ローにより交換処理を行う構成を示し、又第8図は、Aローの通話路スイッチを有するデジタル交換機7に於いて、 μ ローのデジタルターミナル(DT)5とデジタル交換機7との間に変換装置(μ /A)6を設けて、Aローと μ ローとの相互変換を行う構成を示すものである。

この第7図及び第8図に示す構成は、デジタル交換機内に交換期間の変換を行う機能を設けることにより、第6図に示す専用の変換装置を回線間に設ける場合に比較して経済的となるが、回線単位或いは回線グループ単位に変換装置3、6を設ける必要がある。又Aローと μ ローとの変換を、回線単位でストラップ等により指定しておくこ

とが可能であるが、指定、非指定をダイナミックに制御することはできなかった。従って、融通性に欠けると共に、音声信号とデータとを混在させた回線を収容して時分割交換を行わせることはできなかった。

発明の目的

本発明は、経済的構成で且つ融通性に富む制御により、音声信号は勿論のこと、データについても時分割交換可能な変換期間の変換制御を可能とすることを目的とするものである。

発明の構成

本発明は、前記目的を達成する為、異なる2種のアナログ信号のデジタル化変換規則間の変換データ及び減衰データを記憶したデジタルパッドと、該デジタルパッドによる変換規則間の変換或いは減衰量を出ハイウェイ上のタイムスロット毎に指示する制御メモリとを設け、タイムスロット単位で変換規則間の変換の有無、減衰量の大小等をダイナミックに制御することができるものである。以下実施例について詳細に説明する。

発明の実施例

第1図は、本発明の実施例の要部ブロック図であり、Aローと μ ローとの両方のPCM信号について交換処理できるデジタル交換機10を用い、このデジタル交換機10内に、Aローと μ ローとの変換規則間の変換をタイムスロット対応に制御できるデジタルパッド11と制御メモリ12とを設けたものである。デジタルパッド11はリードオンリメモリ(ROM)等により構成され、変換規則間を変換する為の変換データが記憶されている。又制御メモリ12にはタイムスロット対応に制御データが書込まれ、読出された制御データによって、Aローと μ ローとの変換規則間の変換、無変換を制御するデジタルパッド11の変換データの記憶領域が指定されて、変換規則間の変換、無変換が、時分割交換を行うタイムスロット単位で制御されるものである。なお、13はAロー(A-law)のデジタルターミナル、14は μ ロー(μ -law)のデジタルターミナルである。

第2図は、T-S-T構成のデジタル交換機に適用した本発明の実施例の要部ブロック図であり、20はマルチプレクサ、21は一次時間スイッチ(T)、22は空間スイッチ(S)、23は二次時間スイッチ(T)、24はリードオンリメモリ(ROM)等からなるデジタルパッド(DP)、25はデマルチプレクサ、26~29は制御メモリ(CM)である。制御メモリ26~28に図示を省略した中央制御装置から制御情報が書込まれ、その制御情報に従って、一次時間スイッチ21、空間スイッチ22及び二次時間スイッチ23が既に良く知られているように制御されて、時分割交換処理が行われる。

又制御メモリ29には、タイムスロット対応に、A \rightarrow μ 、 μ \rightarrow A、A \rightarrow A、 μ \rightarrow μ 等の変換或いは減衰量を制御する制御データが書込まれ、この制御メモリ29からタイムスロット対応に読出された制御データと、二次時間スイッチ23の出ハイウェイ上のタイムスロット対応のPCM信号とをアドレスとして、デジタルパッド24がアク

BEST AVAILABLE COPY

BEST AVAILABLE COPY

セスされる。制御データにより指定されたデジタルパッド24の領域の変換データが、出ハイウェイ上のタイムスロットのPCM信号に従って送出されるので、変換則間の変換又は無変換の制御がタイムスロット単位で行われることになる。

第3図は、本発明の実施例のデジタルパッドと制御メモリとの要部ブロック図であり、24はデジタルパッド、29は制御メモリ、30はパリティチェック回路、31はアドレスカウンタ、32はセレクタ、WAは番込アドレス、WDは番込データ、PEはパリティエラー信号である。デジタルパッド24は、例えば、8ビット×4Kの記憶容量のリードオンリメモリ(ROM)により構成され、二次時間スイッチ23の出ハイウェイ上のタイムスロット毎のPCM信号の8ビットB1~B8のうちの7ビットB2~B8を一部のアドレスA0~A6とし、制御メモリ29から読出した5ビットの制御データを残部のアドレスA7~A11として、12ビットのアドレス信号によりデジタルパッド24をアクセスする。そし

て、デジタルパッド24の8ビットの読出データのうちの7ビットの読出データD0~D6と、出ハイウェイ上のタイムスロットのPCM信号の1ビットB1とにより、デマルチプレクサ25に加える8ビットB1~B8のPCM信号とするものである。

デジタル通話路内の多重度を例えば1024とすると、制御メモリ29は、5ビット×1Kの記憶容量のダイナミックメモリで構成され、3ビットのパッド制御ビットC₀、C₁、C₂により減衰量が指示され、2ビットのパッドモードビットM₀、M₁により変換則間の変換及び無変換が指示される。又Pはパリティビットである。第1表は、パッド制御ビットC₀、C₁、C₂と減衰量(dB)との関係の一例を示し、第2表は、パッドモードビットM₀、M₁と変換則間の変換との関係の一例を示すものである。

第 1 表

C ₂	C ₁	C ₀	減衰量 (dB)
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	7
1	1	0	10
1	1	1	∞

第 2 表

N	M ₁	M ₀	変換則間の変換
1	0	0	A-law→A-law
2	0	1	A-law→μ-law
3	1	0	μ-law→μ-law
4	1	1	μ-law→A-law

従って、Aローからμローへ変換し、且つ減衰量を0とするタイムスロットに対しては、制御メ

モリ29に、P、M₁、M₀、C₂、C₁、C₀として番込む制御データを、"001000"とし、又Aローを無変換とし且つ減衰量を3dBとするタイムスロットに対しては、制御メモリ29に番込む制御データを"100011"とするものである。なおパリティビットPは奇数パリティの場合についてのものである。

アドレスカウンタ31はクロック信号をカウントして読出アドレスを発生するものであり、セレクタ32を介して制御メモリ29に加えられ、タイムスロット対応の制御データP、M₁、M₀、C₂、C₁、C₀が読出される。この制御データが前述のように、デジタルパッド24の読出アドレスA7~A11となり、又二次時間スイッチ23からの8ビットB1~B8のうちの7ビットB2~B8のデータがデジタルパッド24の読出アドレスA0~A6となり、制御データにより指定された領域内のデータにより指定された領域から変換、無変換或いは減衰された7ビットD0~D6のデータが読出される。

又制御メモリ29から検出された制御データはパリティチェック回路30に加えられ、制御データのパリティチェックが行われ、パリティエラーが検出されると、パリティエラー信号PEが中央制御装置(図示せず)等に送出されて、そのタイムスロットの使用を中止する等の処置がとられることになる。

又中央制御装置(図示せず)からの書込アドレスWAがセレクト32を介して制御メモリ29に加えられると共に書込制御データWDが制御メモリ29に加えられて、タイムスロット対応の制御データの書込みが行われる。それにより、タイムスロット対応に、変換則間の変換、無変換或いは減衰量をダイナミックに制御することができることになる。

第4図は、前述の変換則間の変換及び減衰の説明図であり、パッドモードビット M_1 、 M_0 により第2表に示すA→A、A→ μ 、 μ → μ 、 μ →Aの変換則間の変換、無変換の領域が指定され、又パッド制御ビット C_2 、 C_1 、 C_0 により第1表

に示す減衰量 $a_0 \sim a_7$ の領域が指定される。なお a_0 は減衰量0dB、 a_7 は減衰量 ∞ の場合を示す。又TAはAローの端末装置、 $T\mu$ は μ ローの端末装置を示す。

或るタイムスロットに対してA→Aの領域がパッドモードビット M_1 、 M_0 ("00")により指定され、パッド制御ビット C_2 、 C_1 、 C_0 ("000")により減衰量0dBが指定されたとすると、読出アドレスとして入力されたPCM信号は、同じPCM信号として読出されることになり、変換則間の変換を行わないものとなるから、Aローの端末装置TA間では、音声信号VとデータDとの両方について送受信することができる。又Aローの端末装置と μ ローの端末装置 $T\mu$ の間では、変換則間の変換を行わないので、データDのみの送受信ができることになる。V/Dは音声信号とデータDとの送受信ができることを示し、V又はDは音声信号のみ又はデータDのみの送受信ができることを示す。例えば、 μ →Aの領域がパッドモードビット M_1 、 M_0 ("11")によ

り指定された場合のタイムスロットでは、読出アドレスとして入力されたPCM信号は、AローのPCM信号に変換されて読出されることになり、 μ ローの端末装置とAローの端末装置TAとの間で、音声信号Vのみの送受信が可能となり、データDの送受信は、変換則間の変換が行われることにより、データが変更されたものとなるから、不可能となる。

第5図は交換網の説明図であり、51、52はAローと μ ローとの両方について交換処理できると共に前述のように変換則間の変換を行うデジタルパッドを設けたデジタル交換機である。又53～56は例えば μ ローのデジタル交換機である。このように μ ローのデジタル交換機53～56からなる交換網に対して、他の交換網との間に両変換則のPCM信号の交換処理ができるデジタル交換機51、52を配置することにより、Aロー(A-law)と μ ロー(μ -law)のPCM回線と交換網との接続を行うことができる。又Aローのデジタル交換機により交換網を

構成した場合についても同様である。

発明の効果

以上説明したように、本発明は、Aローと μ ローとの変換則間の変換データ及び減衰データを記憶したデジタルパッド24と、このデジタルパッド24による変換則間の変換或いは減衰量をタイムスロット毎に指定する制御メモリ29とを設けて、ハイウェイ上に異なる変換則のPCM信号が混在していても、制御メモリ29によりタイムスロット対応に変換則間の変換、無変換の制御を行うことができるので、変換則間の変換をダイナミックに制御することができ、異なる変換則の端末装置間で通話し且つデータ伝送用の制御信号を送出することにより、通話直後にデータの送受信を行わせることが可能となる。又デジタルパッド24は、減衰量制御にも用いることができるものであり、異なる交換網間を接続する場合に、レベル整合が可能となるものである。

4 図面の簡単な説明

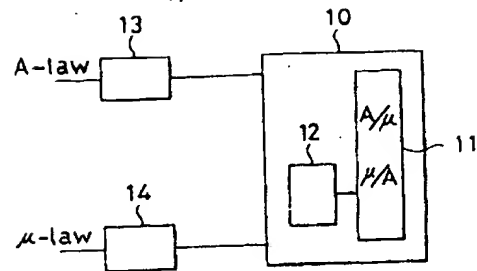
第1図は本発明の実施例の要部ブロック図、第

2図はT-S-T構成のデジタル交換機に適用した本発明の実施例の要部ブロック図、第3図はデジタルパッドと制御メモリとのブロック図、第4図はデジタルパッドによる変換則間の変換の説明図、第5図は交換網の説明図、第6図は従来の専用変換装置の説明図、第7図及び第8図は従来の変換装置を付加したデジタル交換機の説明図である。

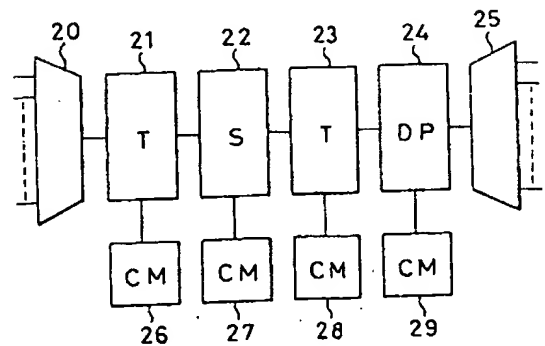
10はデジタル交換機、11はデジタルパッド、12は制御メモリ、13はAローのデジタルターミナル、14はμローのデジタルターミナル、20はマルチプレкса、21は一次時間スイッチ(T)、22は空間スイッチ(S)、23は二次時間スイッチ(T)、24はリードオンリメモリ(ROM)等からなるデジタルパッド(DP)、25はデマルチプレкса、26~29は制御メモリ(CM)である。

特許出願人 富士通株式会社
代理人弁理士 柏谷昭司
代理人弁理士 渡邊弘一

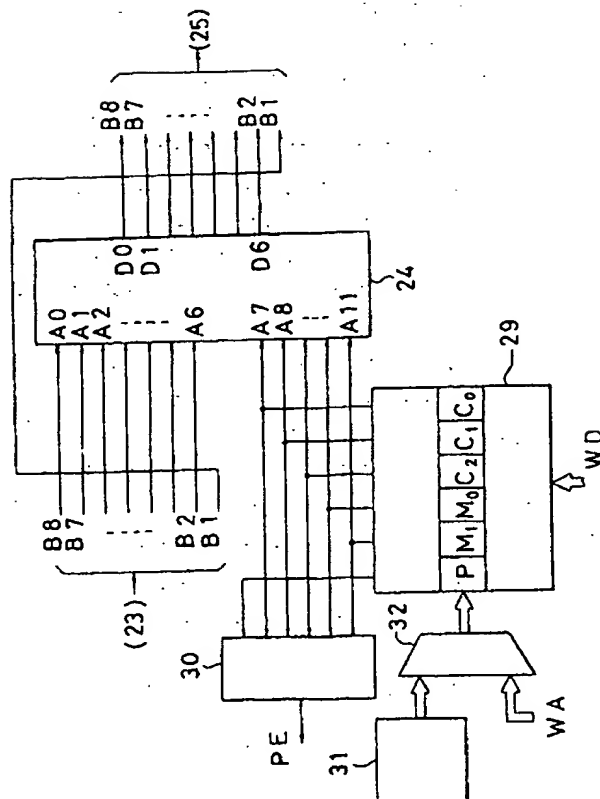
第1図



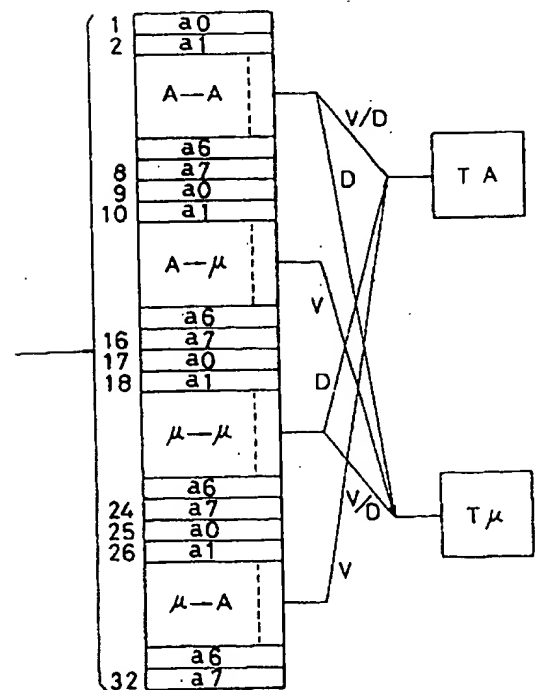
第2図



第3図

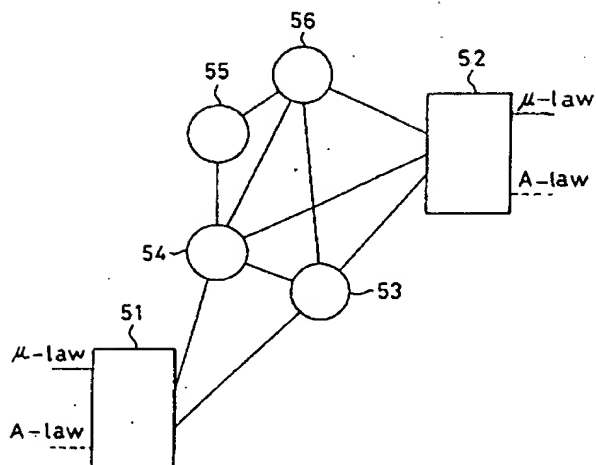


第4図

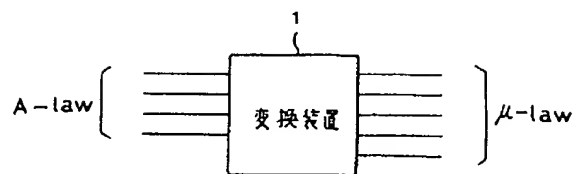


BEST AVAILABLE COPY

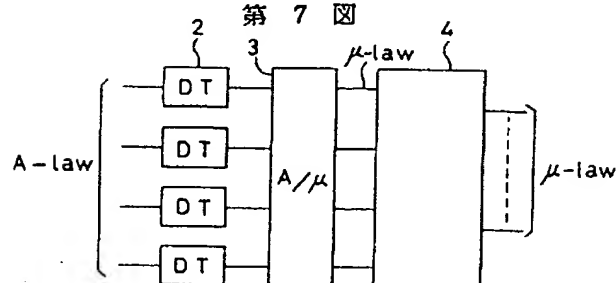
第 5 図



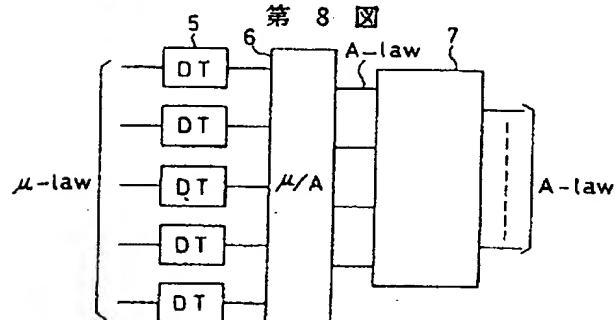
第 6 図



第 7 図



第 8 図



手続補正書

昭和60年 7月19日

特許庁長官 宇賀 道 郎 殿

1 事件の表示

昭和59年特許願第107516号

2 発明の名称

デジタル通話路装置

3 補正をする者

事件との関係 特許出願人

住 所 神奈川県川崎市中原区小田中1015番地

名 称 (522) 富士通株式会社

代表者 山 本 卓 直

4 代理人

住 所 東京都港区虎ノ門一丁目20番7号

有間ビル2階

氏 名 (7283) 弁理士 柏 谷 昭

住 所 同上

氏 名 (7589) 弁理士 渡 邊 弘

5 補正により増加する発明の数

なし

6 補正の対象

明細書の特許請求の範囲及び発明の

詳細な説明の欄

補正の内容 別紙の通り

(1) 明細書第1頁第4行乃至第10行の特許請求の範囲を下記の通り補正する。

「時分割交換を行うデジタル通話路装置に於いて、アナログ信号のデジタル符号化に於ける異なる種類の交換期間の交換データを予め記憶させておく手段と、通話バス設定による入側、出側情報により所定の交換期間の交換データを出ハイウェイ上のタイムスロット毎に選択指示する制御手段とを設けたことを特徴とするデジタル通話路装置。」

(2) 同書第4頁第12行乃至第20行「本発明は、...説明する。」下記の通り補正する。

「本発明は、前記目的を達成する為に、アナログ信号のデジタル符号化に於ける異なる種類の交換期間の交換データを予め記憶させておくデジタルバッド等の手段と、通話バス設定による入側、出側情報により所定の交換期間の交換データを出ハイウェイ上のタイムスロット毎に選択指示する制御メモリ等からなる制御手段とを設けたものであり、タイムスロット単位で交換期間の交換の

有無等をダイナミックに制御することができるものである。以下実施例について詳細に説明する。
J

以上

BEST AVAILABLE COPY